

# CIRCUIT AND METHOD FOR CONTROLLING TRANSMISSION-RECEPTION BUFFER, AND RECORDING MEDIUM FOR RECORDING CONTROL PROGRAM FOR THE CIRCUIT

Publication number: JP11039240 (A)

Also published as:

Publication date: 1999-02-12

JP3468665 (B2)

Inventor(s): KUDO HIKARI; OSAWA TOMOYOSHI

Applicant(s): NIPPON ELECTRIC CO

Classification:

- international: G06F13/38; G06F5/06; G06F13/00; H04L13/08; G06F13/38; G06F5/06; G06F13/00; H04L13/08; (IPC1-7): G06F13/00; G06F5/06; G06F13/38

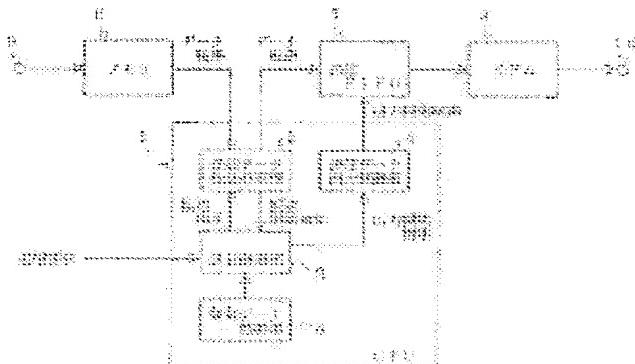
- European:

Application number: JP19970196268 19970723

Priority number(s): JP19970196268 19970723

## Abstract of JP 11039240 (A)

**PROBLEM TO BE SOLVED:** To provide a transmission-reception buffer control circuit capable of improving transmission efficiency and shortening the transmission processing time. **SOLUTION:** When a transmission request is inputted from the outside, a transmission control section 2 outputs a transfer instruction to a transmitting data transfer processing section 3. When a transfer starting notice is inputted from the processing section 3, the control section 2 outputs an output starting instruction to a transmitting data output control section 4. The section 4 starts data output to a communication channel from a transmission FIFO(first-in-first-out) 7 through a MODEM 8 and an output terminal 10 by controlling output start;. The transfer of the transmitting data to the FIFO 7 from a memory 6 by means of the transmitting data transfer processing section 3 and the data output to the communication channel from the FIFO 7 by means of the transmitting data output control section 4 are performed in parallel with each other until the transmitting data end.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-39240

(43) 公開日 平成11年(1999) 2月12日

(51) Int.Cl.<sup>6</sup>

G 0 6 F 13/00

5/06

13/38

識別記号

3 5 3

Z

3 1 0

F I

C 0 6 F 13/00

5/06

13/38

3 5 3 Q

Z

3 1 0 B

審査請求 有 請求項の数21 O.L (全 12 頁)

(21) 出願番号

特願平9-196268

(22) 出願日

平成9年(1997) 7月23日

(71) 出願人

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者

工藤 光

東京都港区芝五丁目7番1号 日本電気株

式会社内

(72) 発明者

大澤 智喜

東京都港区芝五丁目7番1号 日本電気株

式会社内

(74) 代理人

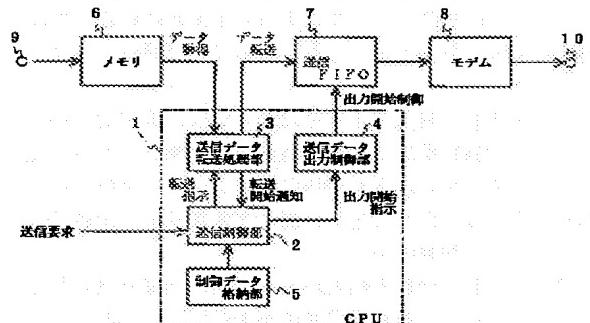
弁理士 ▲柳川 信

(54) 【発明の名称】 送受信バッファ制御回路及びその方法並びにその制御プログラムを記録する記録媒体

(57) 【要約】

【課題】 送信処理時間を短縮し、送信効率を向上可能な送受信バッファ制御回路を提供する。

【解決手段】 送信制御部2は外部から送信要求が入力されると、送信データ転送処理部3に転送指示を出力する。送信制御部2は送信データ転送処理部3から転送開始通知が入力されると、送信データ出力制御部4に出力開始指示を出力する。送信データ出力制御部4は出力開始制御によって送信FIFO7からモデル8及び出力端子10を通して通信回線へのデータ出力を開始する。送信データ転送処理部3による送信データのメモリ6から送信FIFO7への転送と送信データ出力制御部4による送信FIFO7から通信回線へのデータ出力とは送信データが終了するまで並行して行われる。



### 〔特許請求の範囲〕

【請求項1】 通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線に送信すべき送信データを格納する送信バッファと、外部からの送信要求に応答して前記送信データを前記送信バッファに転送する転送手段と、前記転送手段からの転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御する出力制御手段と、前記転送手段及び前記出力制御手段によって前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御する手段とを有することを特徴とする送受信バッファ制御回路。

【請求項2】 前記転送手段によって前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断する手段とを含むことを特徴とする請求項1記載の送受信バッファ制御回路。

【請求項3】 複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線から受信すべき受信データを格納する受信バッファと、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込む読み込み手段と、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動する手段とを有することを特徴とする送受信バッファ制御回路。

【請求項4】 前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前記受信データを全て読み込んだ時に受信データを受信したと判断する手段を含むことを特徴とする請求項3記載の送受信バッファ制御回路。

【請求項5】 複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時ののみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線に送信すべき送信データを格納する送信バッファと、外部からの送信要求に応答して前記送信データを前記送信バッファに転送する転送手段と、前記転送手段からの転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御する出力制御手段と、前

記転送手段及び前記出力制御手段によって前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御する手段と、前記通信回線から受信すべき受信データを格納する受信バッファと、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読込む読込み手段と、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動する手段とを有することを特徴とする送受信バッファ制御回路。

【請求項6】 前記輸送手段によって前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断する手段を含むことを特徴とする請求項5記載の送受信バッファ制御回路。

【請求項7】 前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前記受信データを全て読み込んだ時に受信データを受信したと判断する手段を含むことを特徴とする請求項5または請求項6記載の送受信バッファ制御回路。

【請求項8】 通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、外部からの送信要求に応答して前記送信データを送信バッファに転送するステップと、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御するステップとを有し、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するようにしたことを特徴とする送受信バッファ制御方法。

【請求項9】 前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断するステップを含むことを特徴とする請求項8記載の送受信バッファ制御方法。

【請求項10】複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込むステップと、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動するステップとを有することを特徴とする送受信バッファ制御方法。

【請求項11】 前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前

記受信データを全て読込んだ時に受信データを受信したと判断するステップを含むことを特徴とする請求項10記載の送受信バッファ制御方法。

【請求項12】複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、外部からの送信要求に応答して前記送信データを送信バッファに転送するステップと、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御するステップと、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御するステップと、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読込むステップと、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動させることを特徴とする送受信バッファ制御方法。

【請求項13】前記転送手段によって前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断するステップを含むことを特徴とする請求項12記載の送受信バッファ制御方法。

【請求項14】前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前記受信データを全て読込んだ時に受信データを受信したと判断するステップを含むことを特徴とする請求項12または請求項13記載の送受信バッファ制御方法。

【請求項15】通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線に送信すべき送信データを格納する送信バッファを制御する制御手段により外部からの送信要求に応答して前記送信データを前記送信バッファに転送させ、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御させ、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行させたことを特徴とする送受信バッファ制御プログラムを記録する記録媒体。

【請求項16】前記送受信バッファ制御プログラムは前記制御手段に、前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断させたことを特徴とする

請求項15記載の送受信バッファ制御プログラムを記録する記録媒体。

【請求項17】複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線から受信すべき受信データを格納する受信バッファを制御する制御手段に、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読込ませ、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動させることを特徴とする送受信バッファ制御プログラムを記録する記録媒体。

【請求項18】前記送受信バッファ制御プログラムは前記制御手段に、前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前記受信データを全て読込んだ時に受信データを受信したと判断させることを特徴とする請求項17記載の送受信バッファ制御プログラムを記録する記録媒体。

【請求項19】複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線に送信すべき送信データを格納する送信バッファ及び前記通信回線から受信すべき受信データを格納する受信バッファを夫々制御する制御手段に、外部からの送信要求に応答して前記送信データを送信バッファに転送させ、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御させ、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御させ、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読込ませ、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動させることを特徴とする送受信バッファ制御プログラムを記録する記録媒体。

【請求項20】前記送受信バッファ制御プログラムは前記制御手段に、前記転送手段によって前記送信データが全て前記送信バッファに出力されたことを検出した時に前記送信データの送信が完了したと判断させることを

特徴とする請求項19記載の送受信バッファ制御プログラムを記録する記録媒体。

【請求項21】前記送受信バッファ制御プログラムは前記制御手段に、前記タイマを起動した後に前記受信バッファからの前記受信データの読み込みを再開させかつ前記受信データを全て読み込んだ時に受信データを受信したと判断させることを特徴とする請求項19または請求項20記載の送受信バッファ制御プログラムを記録する記録媒体。

【発明の詳細な説明】特許第4,637,337号(「本発明」)

【0001】より引用する。本発明は、前記特許第4,637,337号(「本発明」)の【発明の属する技術分野】本発明は送受信バッファ制御回路及びその方法並びにその制御プログラムを記録する記録媒体に関し、特にデータ通信においてソフトウェアによって通信を制御する場合の送受信バッファの制御方法に関する。

【0002】より引用する。本発明は、前記特許第4,637,337号(「本発明」)の【従来の技術】従来、データ通信においてソフトウェアによって通信制御を行う場合、中央処理装置(Central Processing Unit:CPU)の処理速度と通信制御装置の処理速度とが夫々独立であるため、送受信用の各バッファを設け、送受信処理を実行する際に送受信データを一時的に送受信用の各バッファに蓄積する方法が多く用いられている。

【0003】この種の方法としては、例えば「無線LAN用MACのソフトによる実現」(工藤、石井、大澤、1997年度電子情報通信学会春期総合大会、B5-2-279)で提案されている方法がある。

【0004】上述した従来の送受信処理の概要について、図5～図8を参照して説明する。尚、この従来例では送受信の各バッファとしてFIFO(First In First Out)メモリが用いられている。

【0005】送信データの通信回線(図示せず)への送信時、入力端子47からメモリ44に入力された送信データはCPU40の送信データ転送処理部42によってメモリ44から送信FIFO45に転送される。

【0006】メモリ44に蓄積された全データの転送後、CPU40の送信データ出力制御部43からの出力開始制御によって送信FIFO45からモデル46及び出力端子48を通して通信回線へのデータ出力が開始される。

【0007】上記の処理フローを図6に示す。送信処理が開始されると、CPU40の送信制御部41は送信データ転送処理部42を起動し、送信データを送信データ転送処理部42によって送信FIFO45へ入力する(図6ステップS11)。

【0008】送信制御部41は送信データ転送処理部42からの転送終了通知の入力の有無によって残り送信データの有無をチェックする(図6ステップS12)。送信制御部41は送信データ転送処理部42から転送終了

通知が入力されると送信データの終了と判断し、直ちに送信データ出力制御部43を起動して送信FIFO45からモデル46及び出力端子48を通して通信回線へのデータ出力を開始し(図6ステップS13)、送信処理終了となる。

【0009】一方、受信データの通信回線からの受信時、入力端子59からモデル55に受信データが入力されると、モデル55からCPU50のハンドラ51に受信データ開始割込みが通知される。受信データはモデル55に入力されると、一時的に受信FIFO56に格納され、CPU50の読み込み処理部53によって受信FIFO56からメモリ57に転送され、メモリ57に転送された受信データは出力端子60から出力される。

【0010】ハンドラ51は読み込み処理部53によって受信データの転送中に、モデル55から受信データ終了割込みが通知されても、受信FIFO56からメモリ57への転送が終了するまでの受信データ終了割込みを受付けない。ハンドラ51は受信FIFO56からメモリ57への転送が終了すると、受信データ終了割込みを受付け、タイマ制御部54を介してタイマ58を起動する。タイマ58は一定の送信禁止時間が経過すると、タイマ制御部54を介してタイムアウト割込みをハンドラ51に通知する。

【0011】通信回線上で送信されるパケット間に一定の送信禁止時間を設けるような通信方式としては、例えば「IEEE802.11 Draft Standard 5.3」に記載されるCSMA/CA(Carrier Sense Multiple Access/Collision Avoidance)方式がある。

【0012】上述した受信処理のシーケンスを図8に示す。以下、この図8と図7に示す構成とを用いて受信処理について説明する。受信FIFO56から受信データの読み込みを開始し、受信FIFO56が空でなければ、受信データの読み込みを続ける。読み込み処理中は割り込み禁止とし、モデル55からの受信データ終了割込みが発生しても受付けない。受信FIFO56からの読み込み処理終了後、直ちに割込みを受付け、タイマ58をスタートさせて受信処理終了となる。一定の送信禁止時間経過後、タイムアウト割込みが発生する。

【0013】上記の処理において、ハンドラ51はモデル55から受信データ開始割込みが入力されると、ゲート54を閉じてモデル55から入力される受信データ終了割込みの入力を禁止し、受信FIFO56に対する読み込み処理を起動する。この読み込み処理が終了すると、ハンドラ51はゲート54を開いてモデル55から入力される受信データ終了割込みを受付け、タイマ制御処理を起動する。

【0014】より引用する。本発明の特徴

【発明が解決しようとする課題】上述した従来の送受信

バッファ制御方法では、送信時の処理として、送信バッファへのデータ入力処理の終了後に送信バッファからモデムへの出力が行われる。この場合、通信回線への送信に要する時間は送信 FIFOへの入力時間と出力時間との和となるので、データ送信に必要な時間が増大し、送信効率が低下してしまう。

【0015】また、受信処理では受信バッファに受信データを入力する速度よりも、バッファからのデータ読み込み処理の速度を遅くする必要がある。そのため、読み込み処理中に受信データの終了が検出されても、その検出通知を読み込み処理の終了後まで受け付けていため、実際の受信データの終了点との間に誤差が生じる。この誤差は時間的多重を行う通信方式において、タイミング精度が低下するという問題を引き起こす。

【0016】そこで、本発明の目的は上記の問題点を解消し、送信処理時間を短縮することができ、送信効率を向上させることができる送受信バッファ制御回路及びその方法並びにその制御プログラムを記録する記録媒体を提供することにある。

【0017】また、本発明の他の目的は、受信データの終了点を正確に判断することができ、タイミング精度の向上を実現することができる送受信バッファ制御回路及びその方法並びにその制御プログラムを記録する記録媒体を提供することにある。

【0018】  
【課題を解決するための手段】本発明による送受信バッファ制御回路は、通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線に送信すべき送信データを格納する送信バッファと、外部からの送信要求に応答して前記送信データを前記送信バッファに転送する転送手段と、前記転送手段からの転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御する出力制御手段と、前記転送手段及び前記出力制御手段によって前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御する手段とを備えている。

【0019】本発明による他の送受信バッファ制御回路は、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線から受信すべき受信データを格納する受信バッファと、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込む読み込み手段と、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動するステップとを備えている。

前記受信データの入力完了通知に応答して起動する手段とを備えている。

【0020】本発明による別の送受信バッファ制御回路は、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路であって、前記通信回線に送信すべき送信データを格納する送信バッファと、外部からの送信要求に応答して前記送信データを前記送信バッファに転送する転送手段と、前記転送手段からの転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御する出力制御手段と、前記転送手段及び前記出力制御手段によって前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御する手段と、前記通信回線から受信すべき受信データを格納する受信バッファと、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込む読み込み手段と、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動する手段とを備えている。

【0021】本発明による送受信バッファ制御方法は、通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、外部からの送信要求に応答して前記送信データを送信バッファに転送するステップと、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御するステップとを備え、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するようしている。

【0022】本発明による他の送受信バッファ制御方法は、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込むステップと、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動するステップとを備えている。

【0023】本発明による別の送受信バッファ制御方法は、複数の端末が一本の通信回線を共有して通信を行う

際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御方法であって、外部からの送信要求に応答して前記送信データを送信バッファに転送するステップと、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御するステップと、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御するステップと、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読み込むステップと、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動するステップとを備えている。

【0024】本発明による送受信バッファ制御プログラムを記録する記録媒体は、通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線に送信すべき送信データを格納する送信バッファを制御する制御手段に、外部からの送信要求に応答して前記送信データを前記送信バッファに転送させ、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御させ、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行させるようにしている。

【0025】本発明による他の送受信バッファ制御プログラムを記録する記録媒体は、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線から受信すべき受信データを格納する受信バッファを制御する制御手段に、前記受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読みませ、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動させている。

【0026】本発明による別の送受信バッファ制御プログラムを記録する記録媒体は、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時のみ送信を行いかつ前記通信回線が使用中の時にそ

の処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御プログラムを記録する記録媒体であって、前記送受信バッファ制御プログラムは前記通信回線に送信すべき送信データを格納する送信バッファ及び前記通信回線から受信すべき受信データを格納する受信バッファを夫々制御する制御手段に、外部からの送信要求に応答して前記送信データを送信バッファに転送させ、この転送開始通知に応答して前記送信データの前記送信バッファから前記通信回線への送信を制御させ、前記送信データの前記送信バッファへの格納及び前記送信データの前記送信バッファから前記通信回線への送信を並行して実行するよう制御させ、前記通信回線から受信すべき受信データを格納する受信バッファへの前記受信データの入力開始通知に応答して前記受信バッファから前記受信データを読みませ、前記一定時間を計時するタイマを前記受信バッファへの前記受信データの入力完了通知に応答して起動させるようにしている。

【0027】すなわち、本発明の送信バッファ制御方法では、通信回線に送信する送信データを格納する送信バッファの制御方法において、送信要求に応答して送信データの送信バッファへの記憶を開始した後に、その開始通知に応答して送信バッファ内に記憶された送信データの通信回線への出力を開始させている。

【0028】これによって、送信データの送信バッファへの記憶と送信バッファ内に記憶された送信データの通信回線への出力を並行して実行させている。この場合、送信データを全て送信バッファに出力したことを検出した時に、送信データを送信したと判断するようしている。

【0029】また、本発明の受信バッファ制御方法では、複数の端末が一本の通信回線を共有して通信を行う場合に、通信回線が未使用のときのみ送信を行い、使用中の場合は終了後一定の送信禁止時間を設け、一定時間経過後送信禁止を解除するような通信方式を実現する場合、受信バッファへの受信データの入力開始が通知されると、直ちに受信バッファからの読み込み処理を起動する。

【0030】受信バッファへの受信データの入力完了が通知されると、直ちに一定時間を計測するためのタイマをスタートさせ、タイマスタート後に受信バッファからの読み込み処理を再開している。この場合、受信データを全て読み込んだ時に受信データを受信したと判断するようしている。

【0031】上記の如く、送信データの送信バッファへの書き込みを開始した後に送信バッファからの出力を開始し、以後、送信データの送信バッファへの書き込みと送信バッファからの出力を同時に処理している。これによ

って、送信処理時間を短縮することができる。

【0032】また、受信処理において受信FIFOから受信データ転送処理中にモデルからの受信データ終了割込みを受け、受信処理終了点からの送信禁止時間を計るタイマを開始させることによって、受信データ終了点を正確に判断することができる。

【0033】

【発明の実施の形態】次に、本発明の実施例について図面を参照して説明する。図1は本発明の一実施例による送受信バッファ制御回路の送信側の構成を示すブロック図である。図において、本発明の一実施例による送受信バッファ制御回路の送信側はCPU1と、メモリ6と、送信FIFO7と、モデル8と、入力端子9と、出力端子10とから構成されている。

【0034】また、CPU1は送信制御部2と、送信データ転送制御部3と、送信データ出力制御部4と、制御データ格納部5とから構成されている。尚、本発明の一実施例では送信FIFO7が送信バッファとして用いられている。

【0035】図2は本発明の一実施例による送信動作を示すフローチャートである。これら図1及び図2を用いて本発明の一実施例による送信FIFO7の制御方法について説明する。

【0036】送信データの通信回線(図示せず)への送信時、CPU1の送信制御部2は外部から送信要求が入力されると、送信データ転送処理部3に転送指示を出力し、入力端子9からメモリ6に入力された送信データを送信データ転送処理部3によってメモリ6から送信FIFO7に転送する(図2ステップS1)。

【0037】このとき、送信制御部2は送信データ転送処理部3から転送開始通知が入力されると、送信データ出力制御部4に出力開始指示を出力するので、送信データ出力制御部4は出力開始制御によって送信FIFO7からモデル8及び出力端子10を通して通信回線へのデータ出力を開始する(図2ステップS2)。

【0038】以後、送信データが終了するまで、送信データ転送処理部3による送信データのメモリ6から送信FIFO7への転送と送信データ出力制御部4による送信FIFO7から通信回線へのデータ出力とが並行して行われる(図2ステップS2, S3)。

【0039】この場合、メモリ6から送信FIFO7に全ての送信データの転送すると、上記の送信処理が終了となる。ここで、送信FIFO7への入力処理時間は出力時間よりも速くする必要がある。尚、上記の処理内容は制御プログラムとして制御データ格納部5に記録されており、制御データ格納部5はROM(リードオンリメモリ)やフロッピディスク等によって実現される。

【0040】図3は本発明の一実施例による送受信バッファ制御回路の受信側の構成を示すブロック図である。図において、本発明の一実施例による送受信バッファ制

御回路の受信側はCPU20と、モデル25と、受信FIFO26と、メモリ27と、タイマ28と、入力端子29と、出力端子30とから構成されている。

【0041】また、CPU20はハンドラ21と、読み込み処理部22と、タイマ制御部23と、制御メモリ24とから構成されている。尚、本発明の一実施例では受信FIFO26は受信バッファとして用いられている。

【0042】図4は本発明の一実施例による受信動作を示すシーケンスチャートである。これら図3及び図4を用いて本発明の一実施例による受信FIFO26の制御方法について説明する。

【0043】モデル25からハンドラ21に受信データ開始割込みが入力されると、ハンドラ21は読み込み処理部22に対して読み起動を行い、読み込み処理部22による受信FIFO26読み込み処理を実行する。

【0044】この読み込み処理部22による読み込み処理中、モデル25からハンドラ21に受信データ終了割込みが入力されると、ハンドラ21は読み込み処理部22による受信FIFO26の読み込み処理を一時停止し、タイマ制御部23によるタイム処理を起動し、タイマ28をスタートさせる。ハンドラ21はタイマ28のスタート後、直ちに読み込み処理部22による受信FIFO26の読み込み処理を再開する。

【0045】受信FIFO26の空状態が一定時間連続して検出された場合、ハンドラ21は残存する受信データがないと判断し、読み込み処理部22による受信FIFO26の読み込み処理を終了し、受信処理が終了となる。

【0046】タイマ28のスタートから一定時間(送信処理禁止時間)が経過すると、タイマ28からタイムアウト割込みが発生し、タイマ制御部23を介してハンドラ21に入力される。

【0047】尚、上記の処理内容は制御プログラムとして制御メモリ24に記録されており、制御メモリ24はROM(リードオンリメモリ)やフロッピディスク等によって実現される。また、本発明の一実施例では上述した如く、送信バッファ側と受信バッファ側とを個別に説明しているが、これらを一つにまとめることも可能であり、これに限定されない。

【0048】このように、送信データ転送処理部3から転送開始通知が入力されると、送信データ出力制御部4に出力開始指示を出力することで、送信データ転送処理部3による送信データのメモリ6から送信FIFO7への転送と送信データ出力制御部4による送信FIFO7から通信回線へのデータ出力を並行して実行することによって、送信FIFO7のデータ入出力処理を並列化することができるので、送信処理時間を短縮することができ、送信効率を向上させることができる。

【0049】また、読み込み処理部22による読み込み処理中、モデル25からハンドラ21に受信データ終了割込みが入力されると、その割込みを即座に受けてタイマ

28をスタートさせ、そのタイマ28のスタート後、直ちに読み込み処理部22による受信FIFO26の読み込み処理を再開することによって、受信データ終了点を正確に判断することができ、タイミング精度の向上を実現することができる。【0050】

【発明の効果】以上説明したように本発明の送受信バッファ制御回路によれば、通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路において、外部からの送信要求に応答して前記送信データを送信バッファに転送し、その転送開始通知に応答して送信データの送信バッファから通信回線への送信を開始することで、送信データの送信バッファへの格納及び送信データの送信バッファから通信回線への送信を並行して実行することによって、送信処理時間を短縮することができ、送信効率を向上させることができるとともに、受信データの終了点を正確に判断することができ、タイミング精度の向上を実現することができるという効果がある。

【0051】また、本発明の他の送受信バッファ制御回路によれば、複数の端末が一本の通信回線を共有して通信を行う際に、通信回線が未使用の時ののみ送信を行いかつ通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止された後にその送信禁止が解除される通信方式を用いて通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路において、受信バッファへの受信データの入力開始通知に応答して受信バッファから受信データを読み込むとともに、この読み込み中に受信バッファへの受信データの入力完了が通知された時に、上記の一定時間を計時するタイマを起動することによって、受信データの終了点を正確に判断することができ、タイミング精度の向上を実現することができるという効果がある。

【0052】さらに、本発明の別の送受信バッファ制御回路によれば、複数の端末が一本の通信回線を共有して通信を行う際に、前記通信回線が未使用の時ののみ送信を行いかつ前記通信回線が使用中の時にその処理の終了後に一定時間だけ送信が禁止されてからその送信禁止が解除される通信方式を用いて前記通信回線との間で送受信すべき送受信データを格納する送受信バッファを制御する送受信バッファ制御回路において、外部からの送信要求に応答して送信データを送信バッファに転送し、その転送開始通知に応答して送信データの送信バッファから通信回線への送信を開始して送信データの送信バッファ

への格納及び送信データの前記送信バッファから前記通信回線への送信を並行して実行するとともに、受信バッファへの受信データの入力開始通知に応答して受信バッファから受信データを読み込み、その読み込み中に受信バッファへの受信データの入力完了通知に応答して、上記の一定時間を計時するタイマを起動することによって、送信処理時間を短縮することができ、送信効率を向上させることができるとともに、受信データの終了点を正確に判断することができ、タイミング精度の向上を実現することができるという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例による送受信バッファ制御回路の送信側の構成を示すブロック図である。

【図2】本発明の一実施例による送信動作を示すフローチャートである。

【図3】本発明の一実施例による送受信バッファ制御回路の受信側の構成を示すブロック図である。

【図4】本発明の一実施例による受信動作を示すシーケンスチャートである。

【図5】従来例による送受信バッファ制御回路の送信側の構成を示すブロック図である。

【図6】従来例による送信動作を示すフローチャートである。

【図7】従来例による送受信バッファ制御回路の受信側の構成を示すブロック図である。

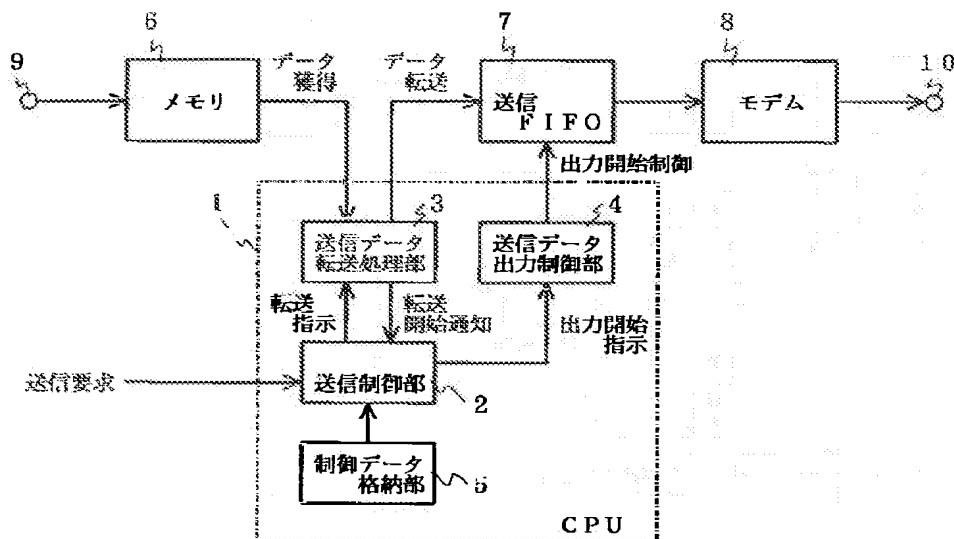
【図8】従来例による受信動作を示すシーケンスチャートである。

【符号の説明】

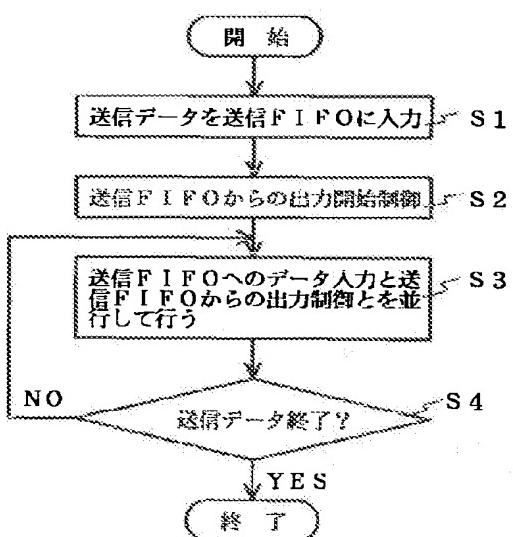
1. 20 CPU
2. 送信制御部
3. 送信データ転送処理部
4. 送信データ出力制御部
5. 制御データ格納部
6. 27 メモリ
7. 送信FIFO
8. 25 モデム
- 21 ハンドラ
- 22 読込み処理部
- 23 タイマ制御部
- 24 制御メモリ
- 26 受信FIFO
- 28 タイマ

（各部の詳細は、特許請求の範囲を参照のこと）

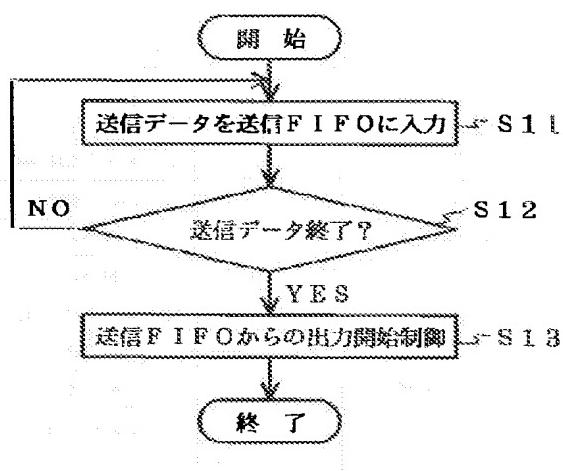
【図1】



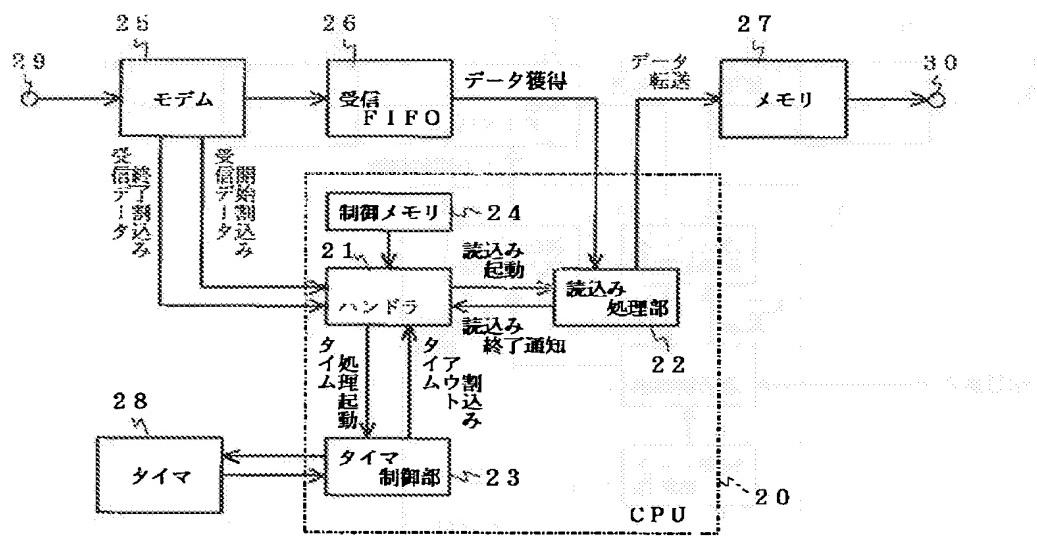
【図2】



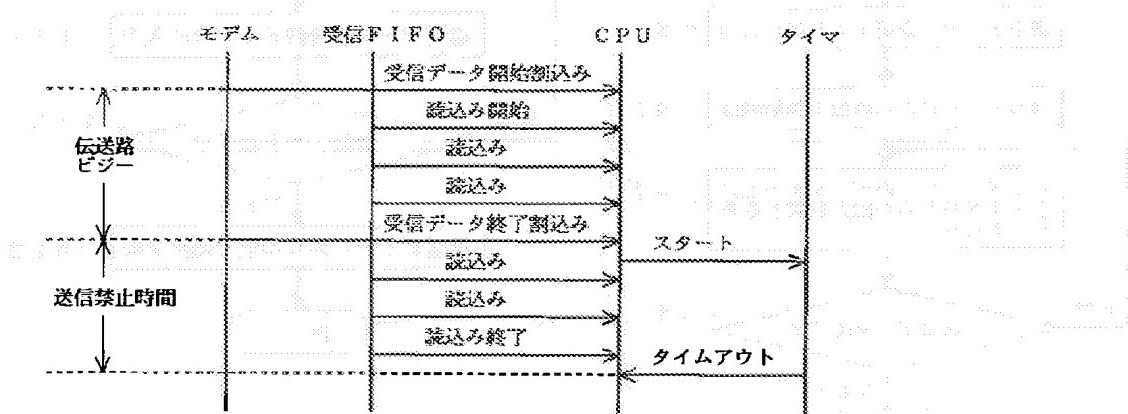
【図6】



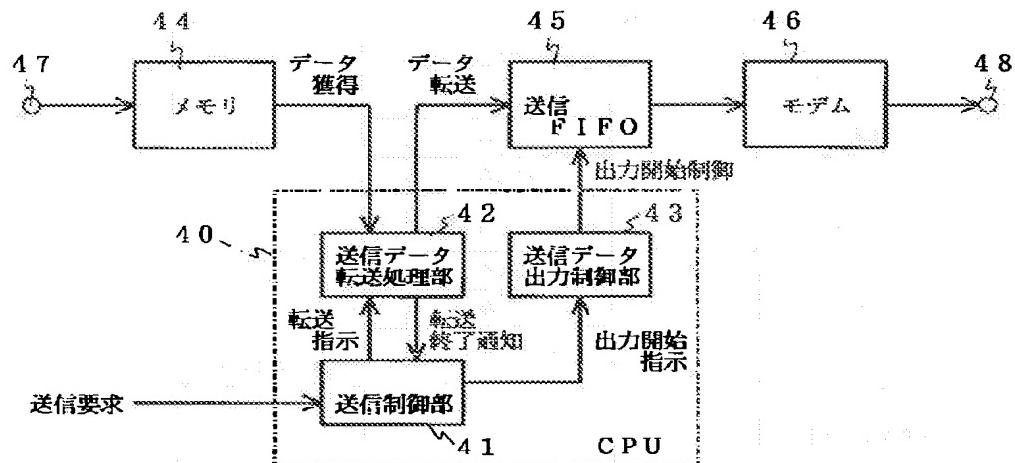
### 【図3】



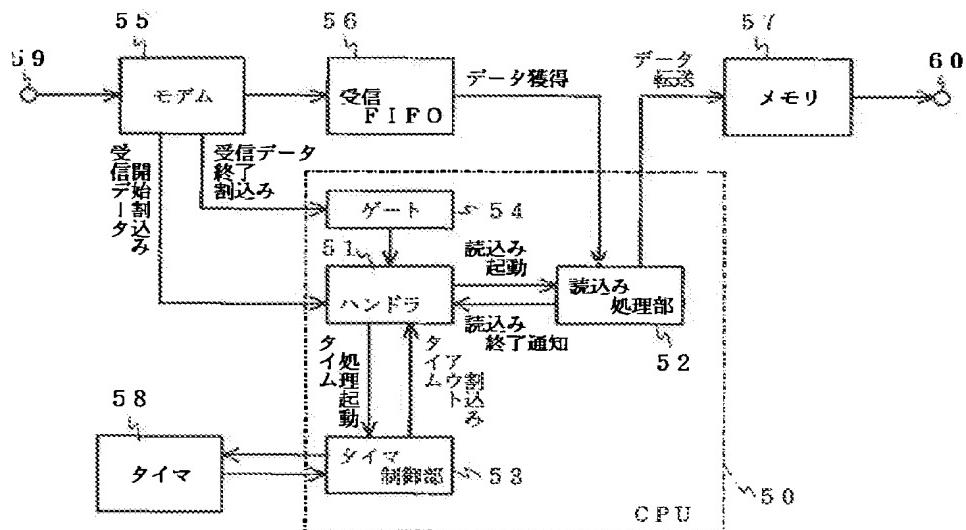
[图4]



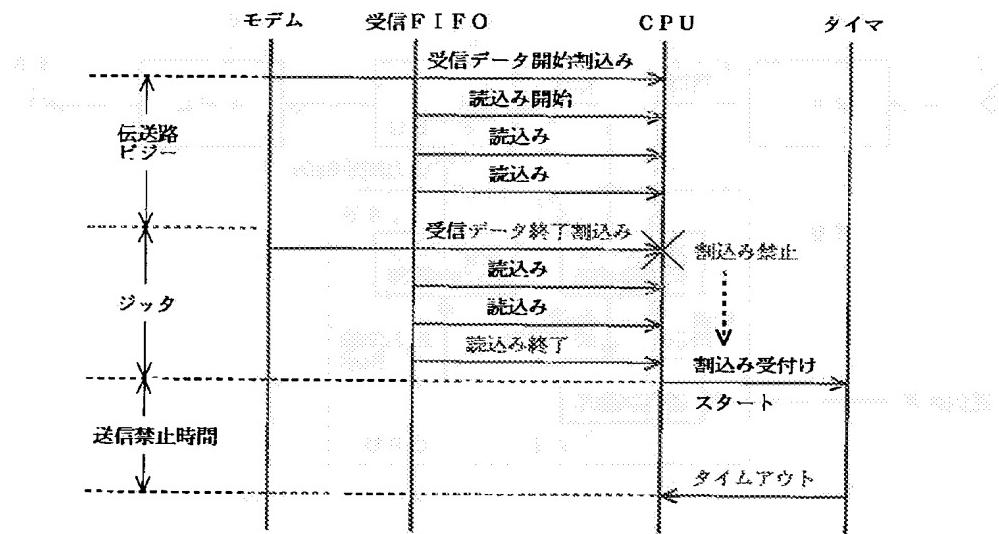
【図5】



【図7】



【図8】



【図9】

